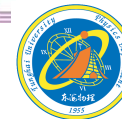
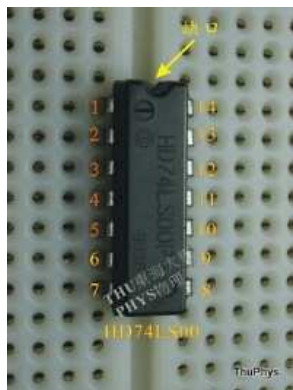
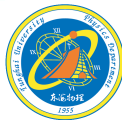


實驗 17 : 邏輯閘



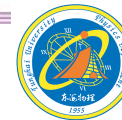
數字系統：
 十進位 (Decimal)
 二進位 (Binary)
 八進位 (Octal)
 十六進位 (Hexadecimal)

十進位 (Decimal)	二進位 (Binary)	八進位 (Octal)	十六進位 (Hexadecimal)
0	0	0	0
1	1	1	1
2	10	2	2
3	11	3	3
4	100	4	4
5	101	5	5
6	110	6	6
7	111	7	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F
16	10000	20	10



數字系統：
 十進位 (Decimal)
 二進位 (Binary)
 八進位 (Octal)
 十六進位 (Hexadecimal)

十進位 (Decimal)	二進位 (Binary)	二進位轉換成十進位的方法
0	0	0×2^0
1	1	1×2^0
2	10	$1 \times 2^1 + 0 \times 2^0$
3	11	$1 \times 2^1 + 1 \times 2^0$
4	100	$1 \times 2^2 + 0 \times 2^1 + 0 \times 2^0$
5	101	$1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0$
6	110	$1 \times 2^2 + 1 \times 2^1 + 0 \times 2^0$
7	111	$1 \times 2^2 + 1 \times 2^1 + 1 \times 2^0$
8	1000	$1 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 0 \times 2^0$
9	1001	$1 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 1 \times 2^0$
10	1010	$1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 0 \times 2^0$



布林代數 (Boolean Algebra) :
 專門用來推論二維邏輯關係的邏輯代數。1800年, 喬治布林 (George Boolean) 介紹的邏輯代數, 後來稱為布林代數。

布林代數的基本運算：

運算類型	符號	運算式	簡稱
加法	+	A+B	OR
乘法	·	A · B	AND
補數	-	\bar{A}	NOT

基本定理與假設：

(1)	若A≠1, 則A=0	若A≠0, 則A=1
(2)	0+0=0	0 · 0=0
(3)	1+1=1	1 · 1=1
(4)	0+1=1	0 · 1=0
(5)	$\bar{\bar{0}}=1$	$\bar{\bar{1}}=0$



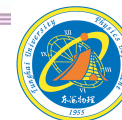
一些運算：

(一) 一個變數的運算

(1) $A+0=A$	$A \cdot 0=0$	最小元素
(2) $A+1=1$	$A \cdot 1=A$	最大元素
(3) $A+A=A$	$A \cdot A=A$	冪等法則
(4) $A+\bar{A}=1$	$A \cdot \bar{A}=0$	互補元素
(5) $\bar{\bar{A}}=A$		雙重否定

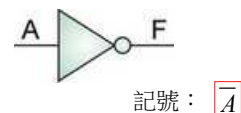
(二) 兩個以上變數的運算

- (1) 交換律
 $A+B=B+A$
 $A \cdot B=B \cdot A$
- (2) 結合律
 $(A+B)+C=A+(B+C)=A+B+C$
 $(A \cdot B) \cdot C=A \cdot (B \cdot C)=A \cdot B \cdot C$
- (3) 分配律
 $A \cdot B+A \cdot C=A \cdot (B+C)$
 $(A+B) \cdot (A+C)=A+B \cdot C$
- (4) 吸取律
 $A \cdot (A+B)=A$
 $A+A \cdot B=A$
- (5) 迪摩根理論 (Demorgan's theroem)
 $\overline{A+B}=\bar{A} \cdot \bar{B}$
 $\overline{A \cdot B}=\bar{A}+\bar{B}$

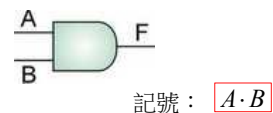


邏輯閘的種類：

1、反閘 (NOT Gate ; inverter)



2、及閘 (AND Gate)



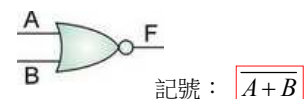
3、反及閘 (NAND Gate)



4、或閘 (OR Gate)



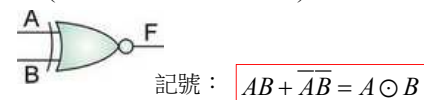
5、反或閘 (NOR Gate)



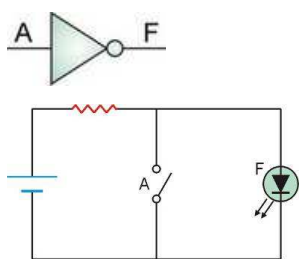
6、互斥或閘 (XOR Gate) (EXCLUSIVE OR Gate)



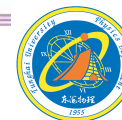
7、互斥反或閘 (XNOR GATE) (EXCLUSIVE NOR Gate)



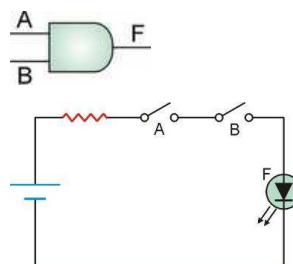
1、反閘 (NOT Gate ; inverter)



輸入	輸出
A	F
0	1
1	0

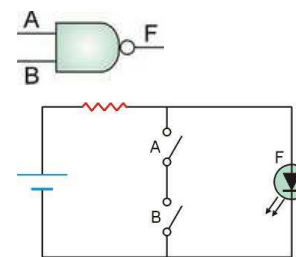


2、及閘 (AND Gate)



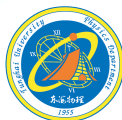
輸入	輸入	輸出
A	B	F
0	0	0
0	1	0
1	0	0
1	1	1

3、反及閘 (NAND Gate)

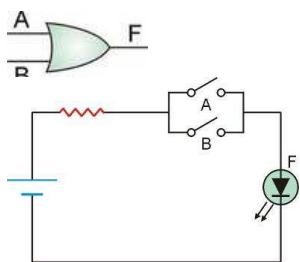


輸入	輸入	輸出	輸出
A	B	Y	F
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

A、B分別代表二輸入端，
Y代表及閘輸出的結果，
F代表整個反及閘最後輸出端。

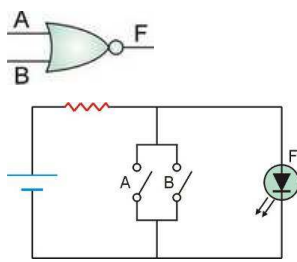


4、或閘 (OR Gate)



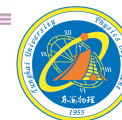
輸入 A	輸入 B	輸出 F
0	0	0
0	1	1
1	0	1
1	1	1

5、反或閘 (NOR Gate)

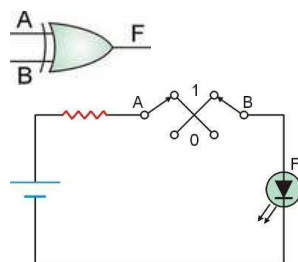


輸入 A	輸入 B	輸出 Y	輸出 F
0	0	0	1
0	1	1	0
1	0	1	0
1	1	1	0

A、B分別代表二輸入端，
Y代表或閘輸出的結果，
F代表整個反或閘最後輸出端。

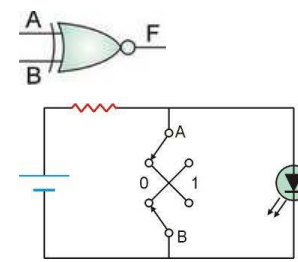


6、互斥或閘 (XOR Gate)
(EXCLUSIVE OR Gate)



輸入 A	輸入 B	輸出 F
0	0	0
0	1	1
1	0	1
1	1	0

7、互斥反或閘 (XNOR GATE)
(EXCLUSIVE NOR Gate)



輸入 A	輸入 B	輸出 Y	輸出 F
0	0	0	1
0	1	1	0
1	0	1	0
1	1	0	1

A、B分別代表二輸入端，
Y代表「互斥或閘」輸出的結果，
F代表整個「互斥反或閘」最後輸出端



(七) TTL 與 CMOS 的比較

- 1、輸入電源：TTL：5V。CMOS：3-15V。
- 2、扇出 (fan out)：

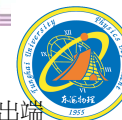
同類型的數位 IC 可以相互連接，但要注意扇出數。當一個數位 IC 的輸出端同時接到多個數位 IC 輸入端時，輸出端所能接的最大數目會有限制，這就是扇出數。當扇出數超額時，會造成前級無法推動後級，使得動作錯誤。標準型 TTL 的扇出能力為 10，而 CMOS 的扇出能力大於 50。

假設 74 系列的 $I_{OH} = 400\mu A$ ， $I_{IH} = 40\mu A$ ，則扇出數為 $\frac{I_{O1}}{I_{I1}} = \frac{400\mu A}{40\mu A} = 10$ 。

- 3、雜訊免除能力：

兩個 gate 間的傳輸線受到雜波干擾，不會產生誤動作之下，所能承受的最大雜訊脈波電壓。一般 TTL 的雜訊免除能力為 0.3V。而 CMOS 為電源電壓的 30%。

- 4、CMOS 的消耗功率為 TTL 的千分之一。
- 5、CMOS 的輸入阻抗近乎無限大，可以說不需輸入電流即可動作。



關於「扇出」(fan out)

同類型的數位 IC 可以相互連接，但要注意扇出數。當一個數位 IC 的輸出端同時接到多個數位 IC 輸入端時，輸出端所能接的最大數目會有限制，這就是扇出數。當扇出數超額時，會造成前級無法推動後級，使得動作錯誤。標準型 TTL 的扇出能力為 10，而 CMOS 的扇出能力大於 50。

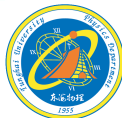
$$I_{OH} = 400\mu A \quad I_{IH} = 40\mu A \quad \frac{I_{OH}}{I_{IH}} = \frac{400\mu A}{40\mu A} = 10$$

$$\frac{I_{OH}}{I_{IL}}$$

$$\frac{I_{OL}}{I_{IH}}$$

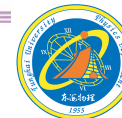
$$\frac{I_{OL}}{I_{IL}}$$

輸出	輸入	扇出數
H	H	計算出四種狀況下的扇出值，數值最小的即為該迴路的扇出數！
H	L	
L	H	
L	L	

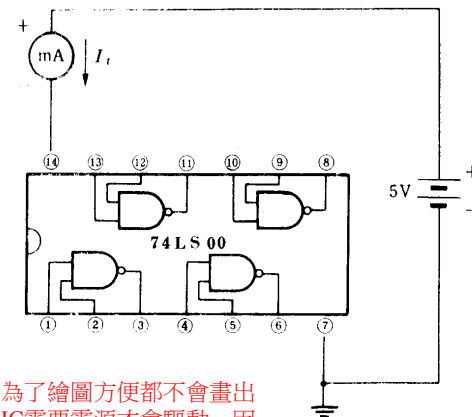
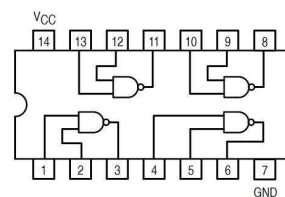


(八) 注意事項：

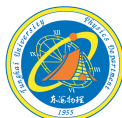
- 1、一般數位電路為了繪圖方便都不會畫出電源接線，但 IC 需要電源才會驅動，因此接線時務必接上電源。
- 2、IC 電路接妥後，才能開啟電源。電源在開啟狀態時，千萬不能將 IC 拔除，否則 IC 會毀損。關掉電源後，IC 輸入端不能加任何電壓，否則 IC 會毀損。
- 3、實驗過程中，接至 +V 表示“1”，接地表示“0”。
- 4、對於 TTL 來說，當輸入端不跟其他電路連接時，此輸入端為開路狀態，可視為邏輯 1。空接的輸入端會因雜訊干擾使得邏輯輸出錯誤，因此可將未用接腳接到使用接腳，避免空接狀態出現。
- 5、對於 CMOS 來說，不用的輸入端不能空接，因此要接到 V_{DD} 或是 V_{SS} 。
- 6、TTL 邏輯閘需要 5V 電壓，CMOS 則需要 3~15V 電壓，實驗室的電源供應器可提供 0-30V 可調電壓電源，和固定 5V 輸出，避免實驗過程中動到調整電壓的旋鈕，建議電源接到固定 5V 輸出。



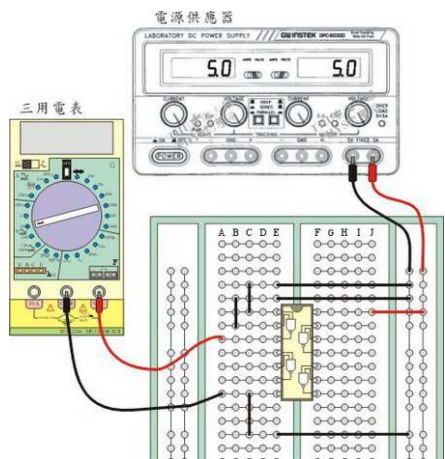
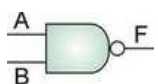
74LS00、74HC00



一般數位電路為了繪圖方便都不會畫出電源接線，但 IC 需要電源才會驅動，因此接線時務必接上電源。

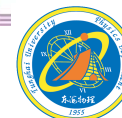


3、反及閘 (NAND Gate)

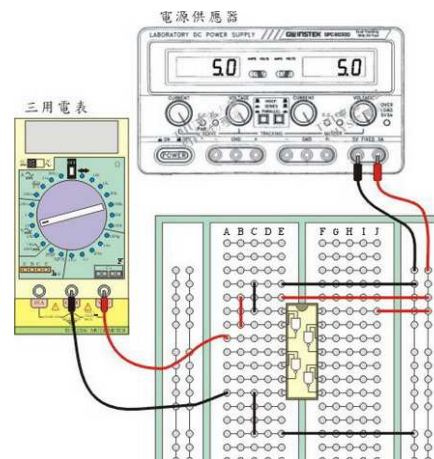
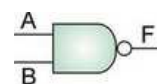


輸入 A	輸入 B	輸出 Y	輸出 F
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

A、B 分別代表二輸入端，
Y 代表及閘輸出的結果，
F 代表整個反及閘最後輸出端。



3、反及閘 (NAND Gate)

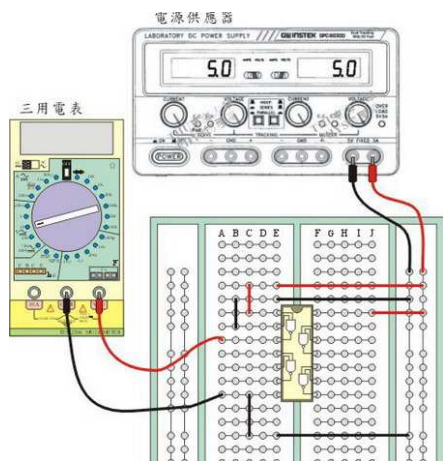
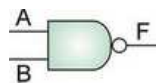


輸入 A	輸入 B	輸出 Y	輸出 F
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

A、B 分別代表二輸入端，
Y 代表及閘輸出的結果，
F 代表整個反及閘最後輸出端。

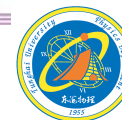


3、反及閘 (NAND Gate)

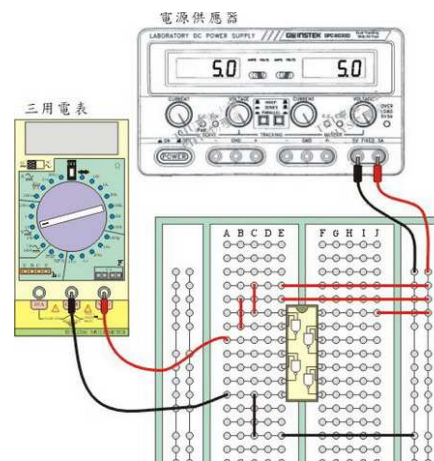
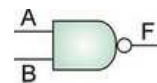


輸入	輸入	輸出	輸出
A	B	Y	F
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

A、B分別代表二輸入端，
Y代表及閘輸出的結果，
F代表整個反及閘最後輸出端。



3、反及閘 (NAND Gate)



輸入	輸入	輸出	輸出
A	B	Y	F
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

A、B分別代表二輸入端，
Y代表及閘輸出的結果，
F代表整個反及閘最後輸出端。



我們沒有最好
只有追求更好

有空繼續補~~



東海大學應用物理學系
地址：40704台中市西屯區東海大學BOX803
電話：04-23590121*32100
網址：<http://physics.thu.edu.tw/>